

**TITLE: STEREOLITHOGRAPHIC METHODS FOR
FABRICATING HERMETIC SEMICONDUCTOR DEVICE
PACKAGES AND SEMICONDUCTOR DEVICES INCLUDING
STEREOLITHOGRAPHICALLY FABRICATED HERMETIC
PACKAGES**

Inventor: Warren M. Farnworth

Docket No.: 4212.3US

1/9

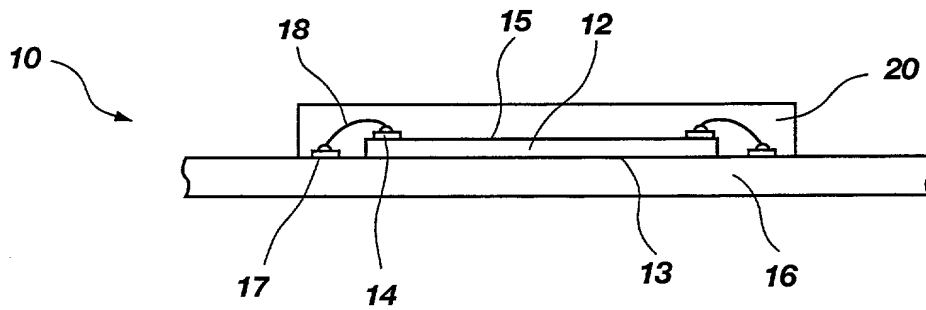


Fig. 1

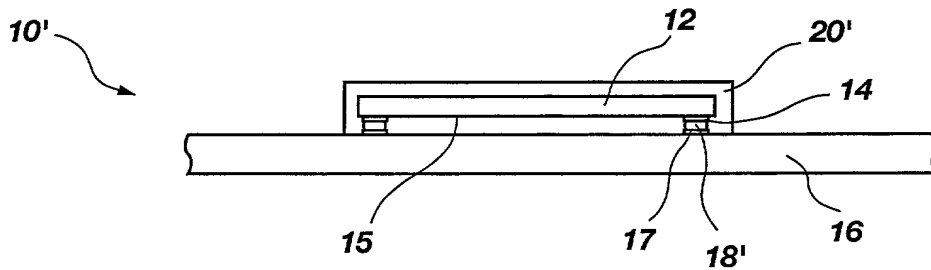


Fig. 2

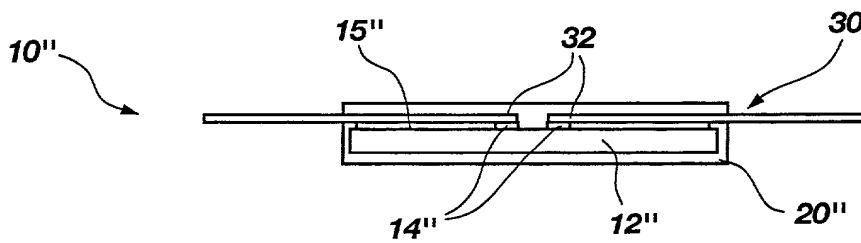


Fig. 3

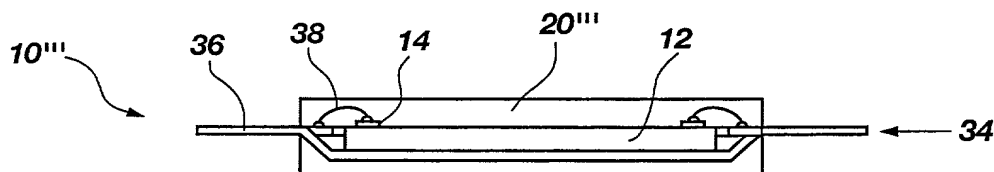


Fig. 4

**TITLE: STEREOLITHOGRAPHIC METHODS FOR
FABRICATING HERMETIC SEMICONDUCTOR DEVICE
PACKAGES AND SEMICONDUCTOR DEVICES INCLUDING
STEREOLITHOGRAPHICALLY FABRICATED HERMETIC
PACKAGES**

Inventor: Warren M. Farnworth

Docket No.: 4212.3US

2/9

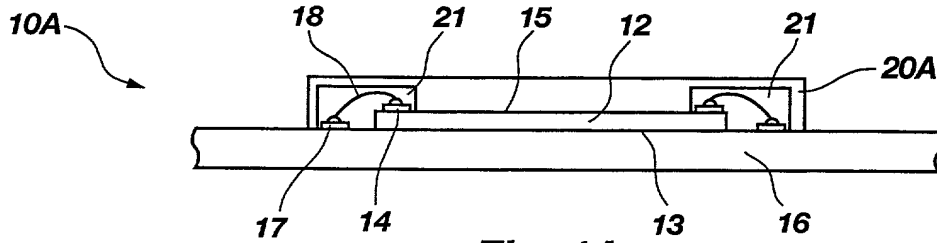


Fig. 1A

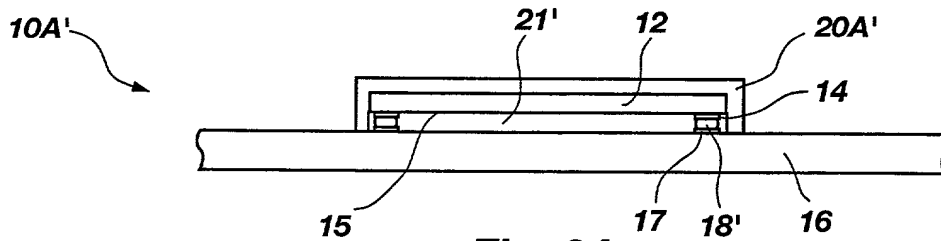


Fig. 2A

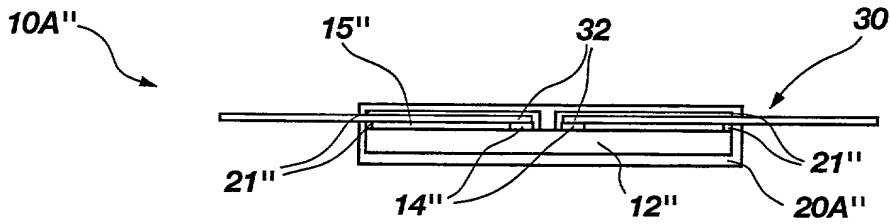


Fig. 3A

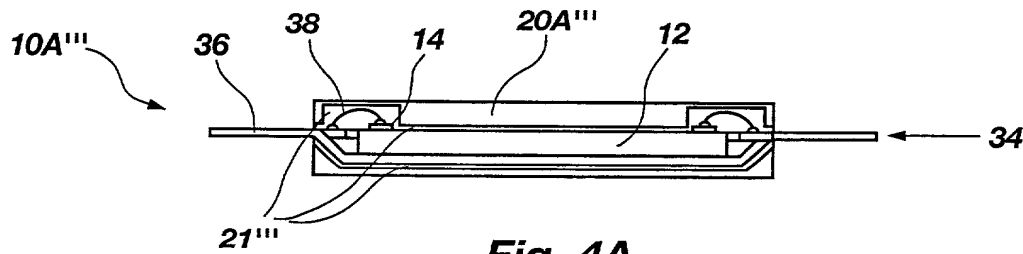


Fig. 4A

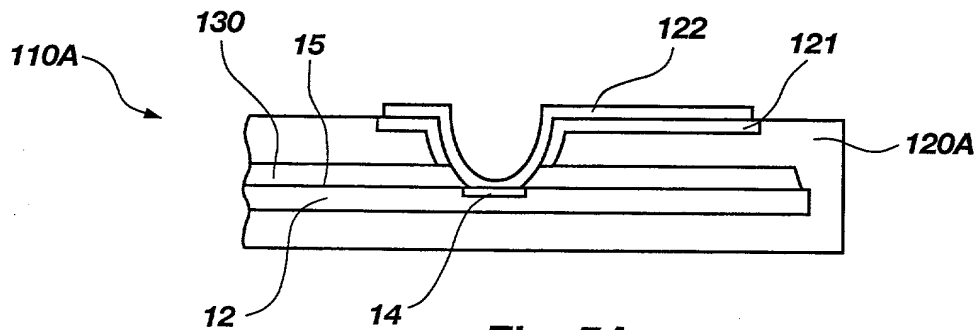


Fig. 5A

**TITLE: STEREOLITHOGRAPHIC METHODS FOR
FABRICATING HERMETIC SEMICONDUCTOR DEVICE
PACKAGES AND SEMICONDUCTOR DEVICES INCLUDING
STEREOLITHOGRAPHICALLY FABRICATED HERMETIC
PACKAGES**

Inventor: Warren M. Farnworth

Docket No.: 4212.3US

3/9

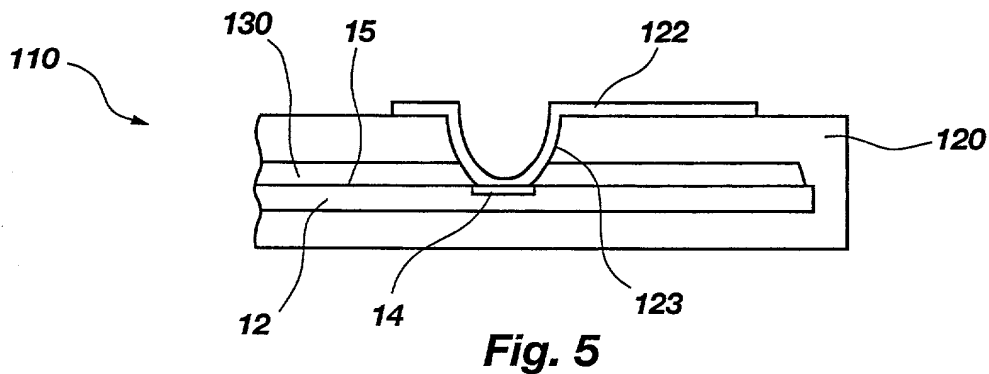


Fig. 5

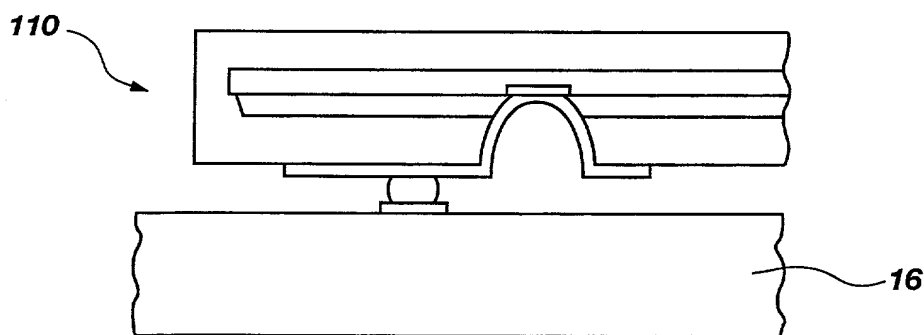


Fig. 6

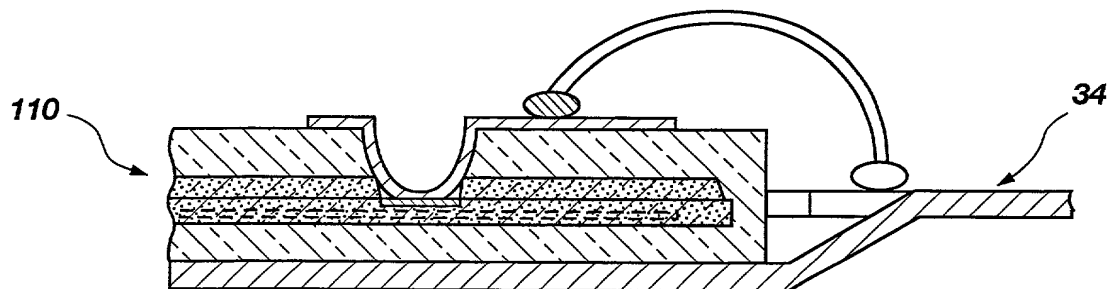


Fig. 7

**TITLE: STEREOLITHOGRAPHIC METHODS FOR
FABRICATING HERMETIC SEMICONDUCTOR DEVICE
PACKAGES AND SEMICONDUCTOR DEVICES INCLUDING
STEREOLITHOGRAPHICALLY FABRICATED HERMETIC
PACKAGES**

**Inventor: Warren M. Farnworth
Docket No.: 4212.3US**

4/9

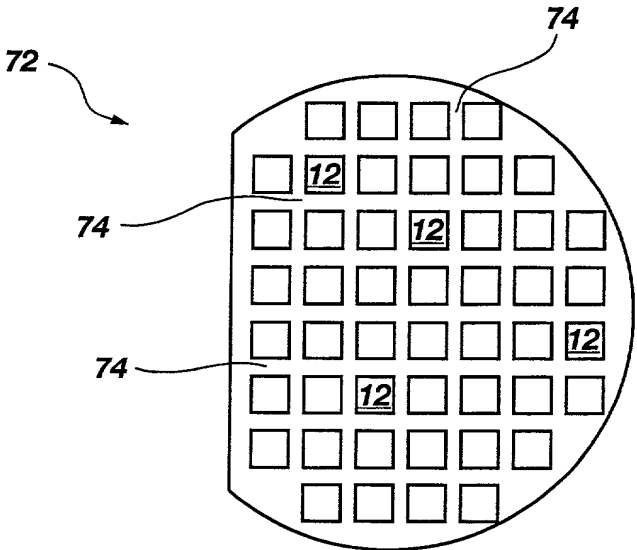


Fig. 8

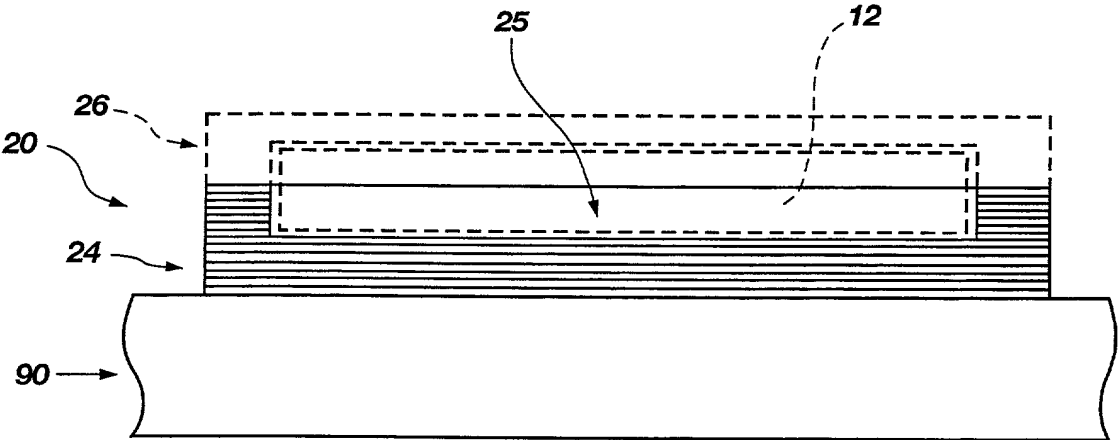
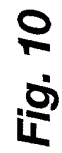


Fig. 18

項目	単位	金額	備考
1. 雑費	円	100	
2. 雑費	円	100	
3. 雑費	円	100	
4. 雑費	円	100	
5. 雑費	円	100	
6. 雑費	円	100	
7. 雑費	円	100	
8. 雑費	円	100	
9. 雑費	円	100	
10. 雑費	円	100	
11. 雑費	円	100	
12. 雑費	円	100	
13. 雑費	円	100	
14. 雑費	円	100	
15. 雑費	円	100	
16. 雑費	円	100	
17. 雑費	円	100	
18. 雑費	円	100	
19. 雑費	円	100	
20. 雑費	円	100	
21. 雑費	円	100	
22. 雑費	円	100	
23. 雑費	円	100	
24. 雑費	円	100	
25. 雑費	円	100	
26. 雑費	円	100	
27. 雑費	円	100	
28. 雑費	円	100	
29. 雑費	円	100	
30. 雑費	円	100	
31. 雑費	円	100	
32. 雑費	円	100	
33. 雑費	円	100	
34. 雑費	円	100	
35. 雑費	円	100	
36. 雑費	円	100	
37. 雑費	円	100	
38. 雑費	円	100	
39. 雑費	円	100	
40. 雑費	円	100	
41. 雑費	円	100	
42. 雑費	円	100	
43. 雑費	円	100	
44. 雑費	円	100	
45. 雑費	円	100	
46. 雑費	円	100	
47. 雑費	円	100	
48. 雑費	円	100	
49. 雑費	円	100	
50. 雑費	円	100	
51. 雑費	円	100	
52. 雑費	円	100	
53. 雑費	円	100	
54. 雑費	円	100	
55. 雑費	円	100	
56. 雑費	円	100	
57. 雑費	円	100	
58. 雑費	円	100	
59. 雑費	円	100	
60. 雑費	円	100	
61. 雑費	円	100	
62. 雑費	円	100	
63. 雑費	円	100	
64. 雑費	円	100	
65. 雑費	円	100	
66. 雑費	円	100	
67. 雑費	円	100	
68. 雑費	円	100	
69. 雑費	円	100	
70. 雑費	円	100	
71. 雑費	円	100	
72. 雑費	円	100	
73. 雑費	円	100	
74. 雑費	円	100	
75. 雑費	円	100	
76. 雑費	円	100	
77. 雑費	円	100	
78. 雑費	円	100	
79. 雑費	円	100	
80. 雑費	円	100	
81. 雑費	円	100	
82. 雑費	円	100	
83. 雑費	円	100	
84. 雑費	円	100	
85. 雑費	円	100	
86. 雑費	円	100	
87. 雑費	円	100	
88. 雑費	円	100	
89. 雑費	円	100	
90. 雑費	円	100	
91. 雑費	円	100	
92. 雑費	円	100	
93. 雑費	円	100	
94. 雑費	円	100	
95. 雑費	円	100	
96. 雑費	円	100	
97. 雑費	円	100	
98. 雑費	円	100	
99. 雑費	円	100	
100. 雑費	円	100	

5/9



**TITLE: STEREOGRAPHIC METHODS FOR
FABRICATING HERMETIC SEMICONDUCTOR DEVICE
PACKAGES AND SEMICONDUCTOR DEVICES INCLUDING
STEREOGRAPHICALLY FABRICATED HERMETIC
PACKAGES**

**Inventor: Warren M. Farnworth
Docket No.: 4212.3US**

6/9

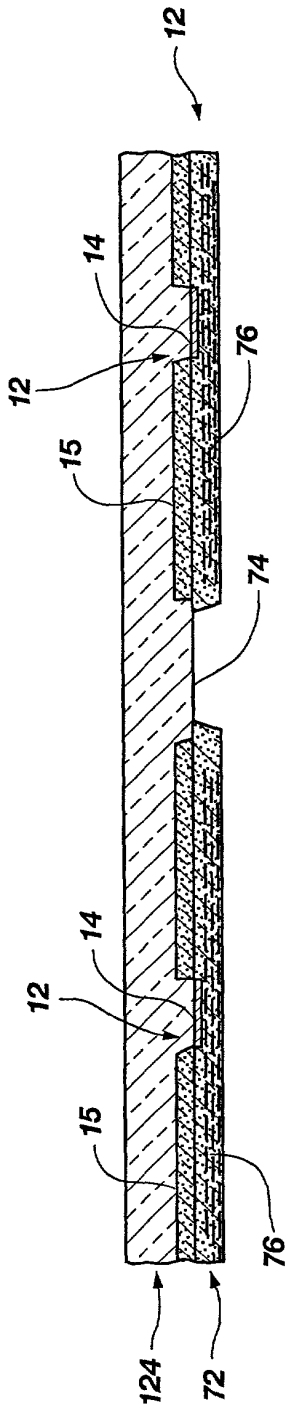


Fig. 11

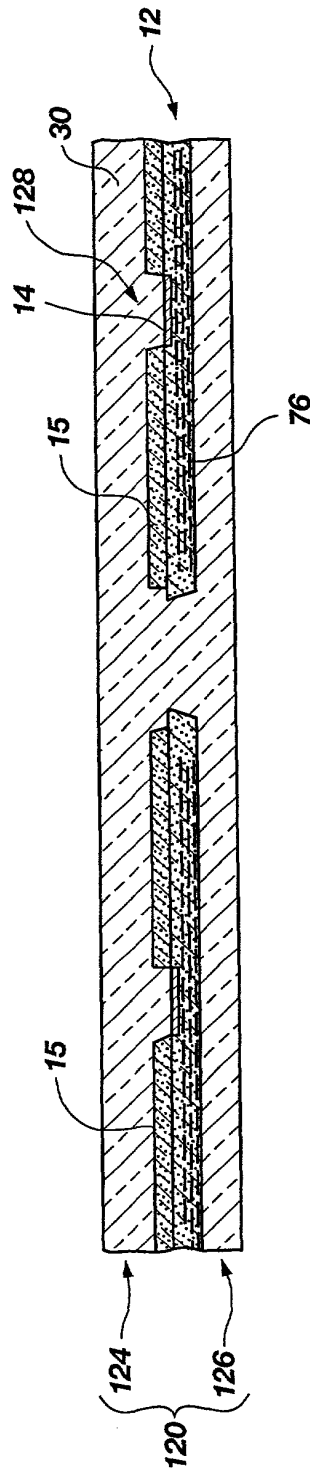


Fig. 12

**TITLE: STEREOLITHOGRAPHIC METHODS FOR
FABRICATING HERMETIC SEMICONDUCTOR DEVICE
PACKAGES AND SEMICONDUCTOR DEVICES INCLUDING
STEREOLITHOGRAPHICALLY FABRICATED HERMETIC
PACKAGES**

**Inventor: Warren M. Farnworth
Docket No.: 4212.3US**

7/9

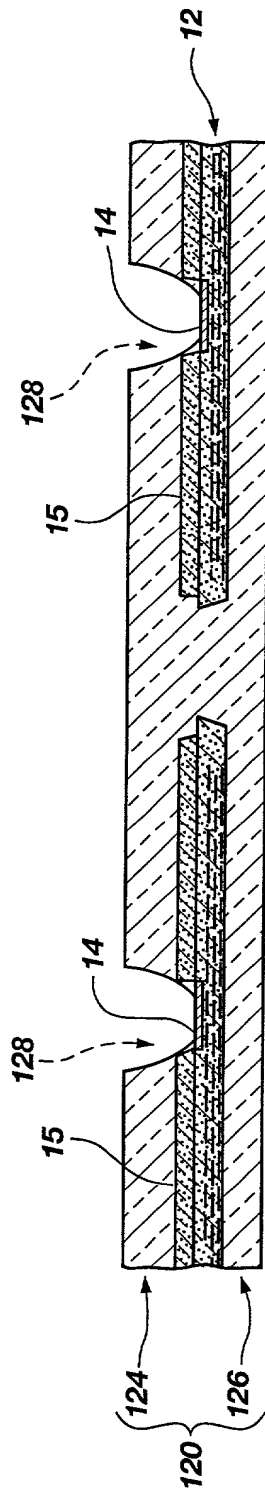


Fig. 13

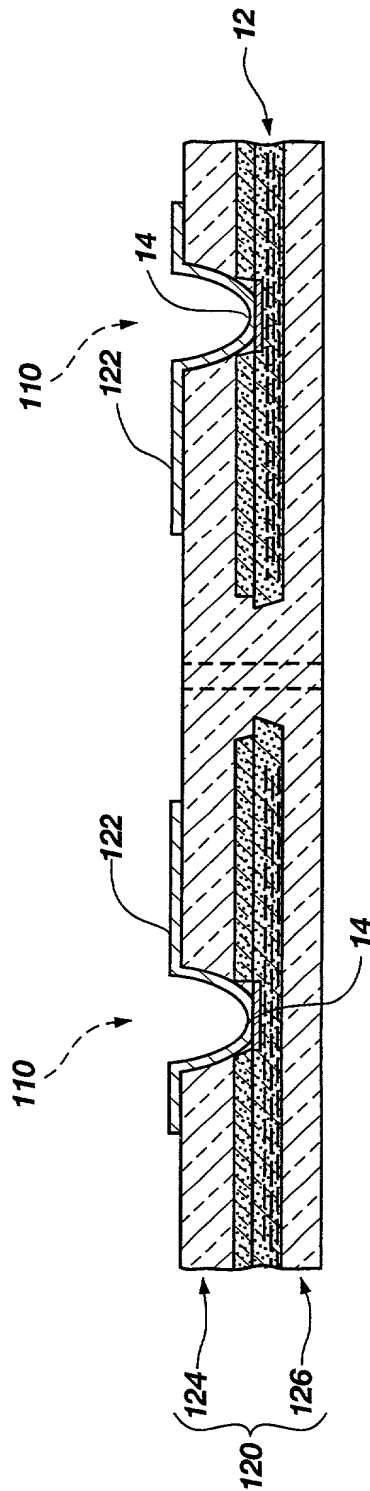


Fig. 14

**TITLE: STEREOLITHOGRAPHIC METHODS FOR
FABRICATING HERMETIC SEMICONDUCTOR DEVICE
PACKAGES AND SEMICONDUCTOR DEVICES INCLUDING
STEREOLITHOGRAPHICALLY FABRICATED HERMETIC
PACKAGES**

Inventor: Warren M. Farnworth

Docket No.: 4212.3US

9/9

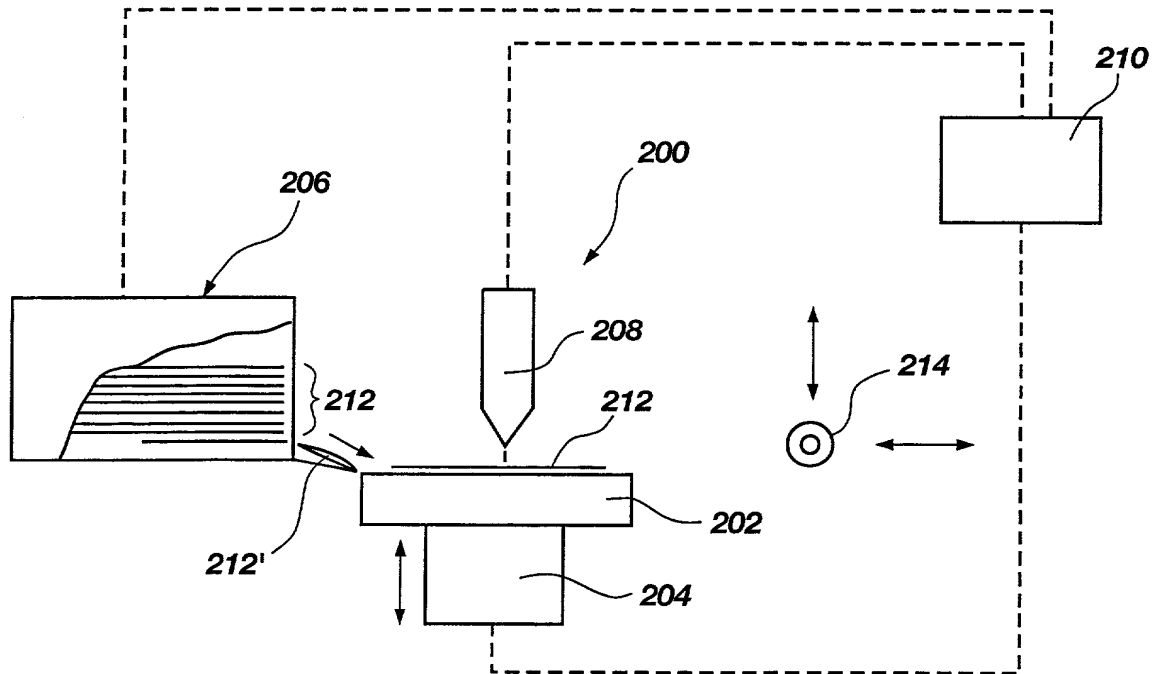


Fig. 16

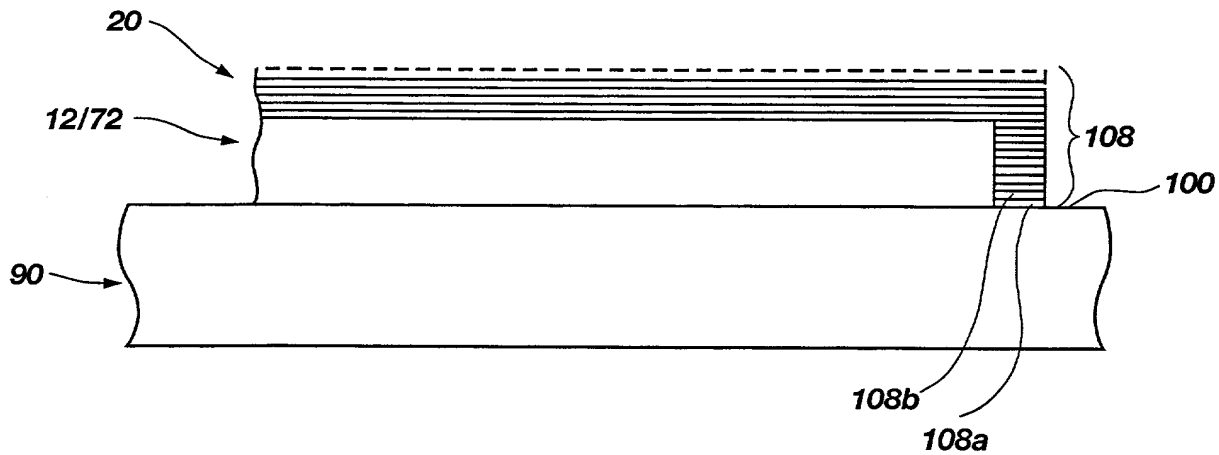


Fig. 17